IMG-A500Pイメージャモジュール セットアップガイド

アドバンスド・テクノロジー・リサーチ・ジャパン合同会社

Website: http://www.atrjp.com Email: info@atrjp.com

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

同梱付属品一覧

- イメージャモジュール　　１個
- 補助接続2x5リボンケーブル　　１本

- ※サンプルデザインはご購入・サポート登録後に別途ダウンロードサイトURLと解凍パスワードをご案内させていただきます

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

添付デザイン免責・使用許諾条件

- 著作権は弊社（アドバンスド・テクノロジー・リサーチ・ジャパン合同会社）に帰属します
- 他者への再販売、再配布、セミナーでの使用はご遠慮ください
- 利用によるいかなる損害の責任や保証を負いません
- Image_in、Video_outブロックは評価版につきシステム起動後一定時間（200MHzで約９０分）を経過すると正常動作しなくなるようになっています（再コンフィグレーションをすると使用できます）

  ※実務使用には製品版ライセンスの購入をご検討ください
  （アップグレード特別価格あり）

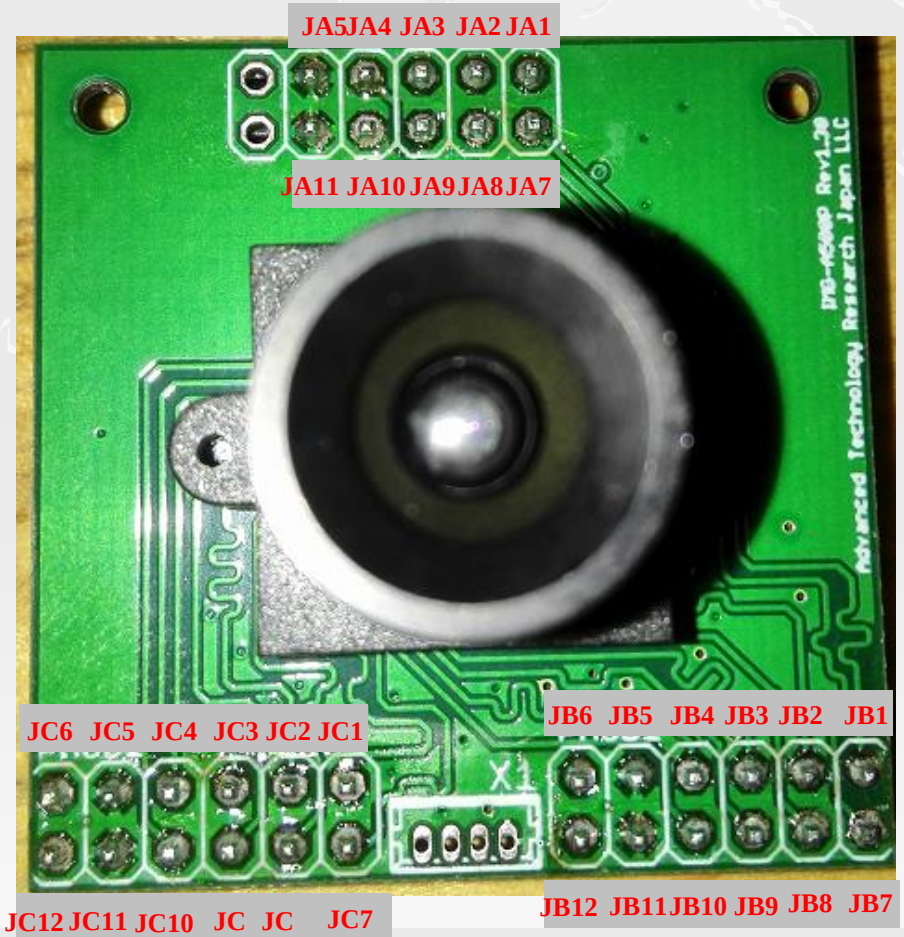
Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

イメージャモジュール“IMG-A500P” - 仕様概要

- イメージャチップ：Aptina社MT9P031(5Mピクセル)
  - 14fps @ 2592x1944、31fps @ 1920 x 1080
  - ピクセルクロック最大96MHz
  - チップデータシート等技術情報詳細は下記URLサイトを参照
    - http://www.onsemi.jp/pub_link/Collateral/MT9P031-D.PDF
  - 接続コネクタ：PMOD(2x6ピンヘッダ) x2、2x5ピンヘッダ x1
  - 12bit Raw DATA, FVALID, HVALID, PCLK, Reset, IIC, etc
- 光学系：固定焦点マイクロレンズ
  - F2/6mm
  - M12マウント　取り付けネジ間隔　20mm
- 電源：3.3V単一（PMODコネクタより供給）
- サイズ：3.8　x 3.8 cm

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

イメージャモジュール“IMG-A500P” -ピンアサイン(1)



Copyright ©2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

イメージャモジュール“IMG-A500P” -ピンアサイン(2)

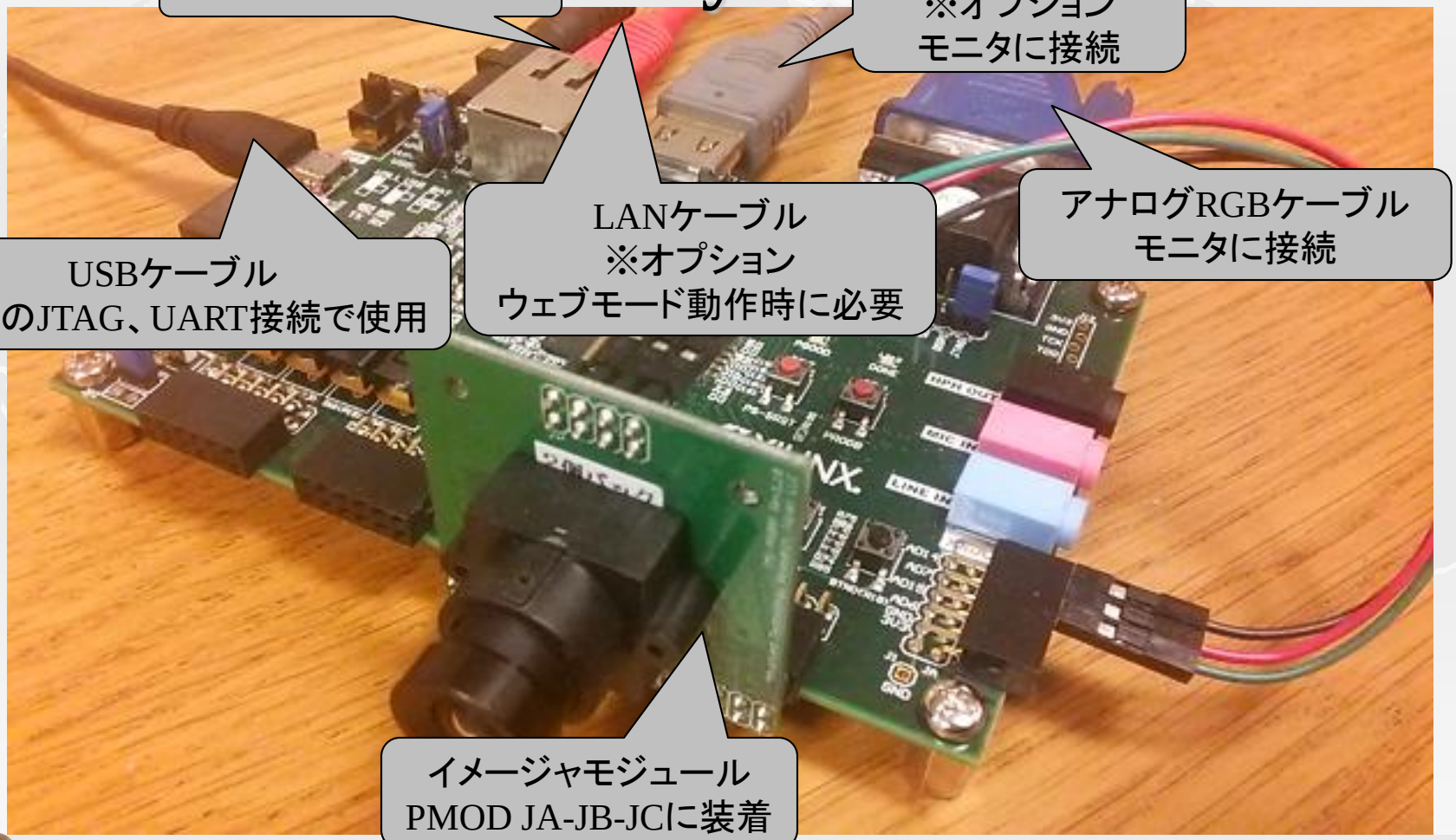
ZYBO	ZED	Pmod	SIGNAL
N16	V12	JA1	RSTN
L15	W10	JA2	SCLK
J16	V9	JA3	SDA
J14	V8	JA4	N/A
GND	GND	JA5	GND
-	-	(JA6)	N/A
N15	W12	JA7	STROBE
L14	W11	JA8	N/A
K16	V10	JA9	N/A
K14	W8	JA10	N/A
GND	GND	JA11	GND
-	-	(JA12)	N/A

ZYBO	ZED	Pmod	SIGNAL
T20	AB7	JB1	LVALID
U20	AB6	JB2	D11
V20	Y4	JB3	D9
W20	AA4	JB4	D7
GND	GND	JB5	GND
3.3V	3.3V	JB6	VCC
Y18	R6	JB7	FVALID
Y19	T6	JB8	D10
W18	T4	JB9	D8
W19	U4	JB10	D6
GND	GND	JB11	GND
3.3V	3.3V	JB12	VCC

ZYBO	ZED	Pmod	SIGNAL
V15	V7	JC1	D4
W15	W7	JC2	D2
T11	V5	JC3	D0
T10	V4	JC4	PCLK
GND	GND	JC5	GND
3.3V	3.3V	JC6	VCC
W14	W6	JC7	D5
Y14	W5	JC8	D3
T12	U6	JC9	D1
U12	U5	JC10	ECLK
GND	GND	JC11	GND
3.3V	3.3V	JC12	VCC

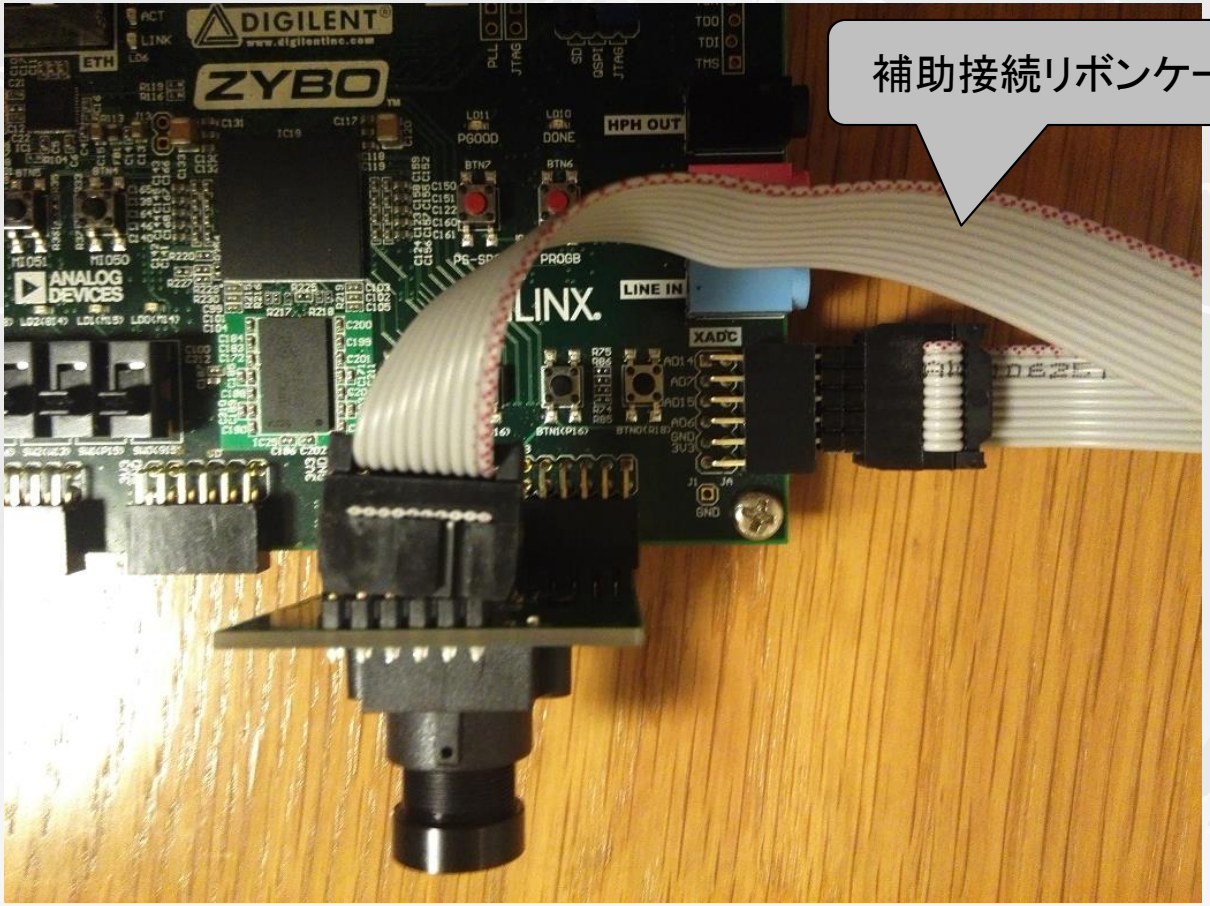
Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ボードセットアップ（正面）
- Zybo



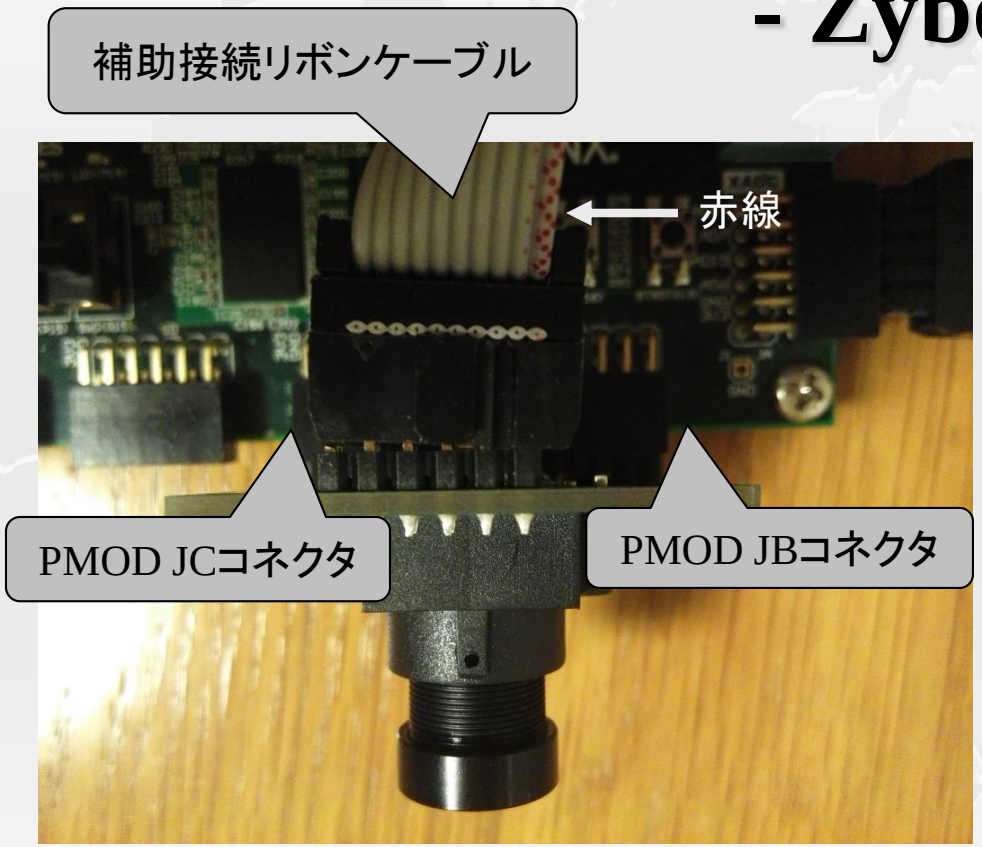
Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

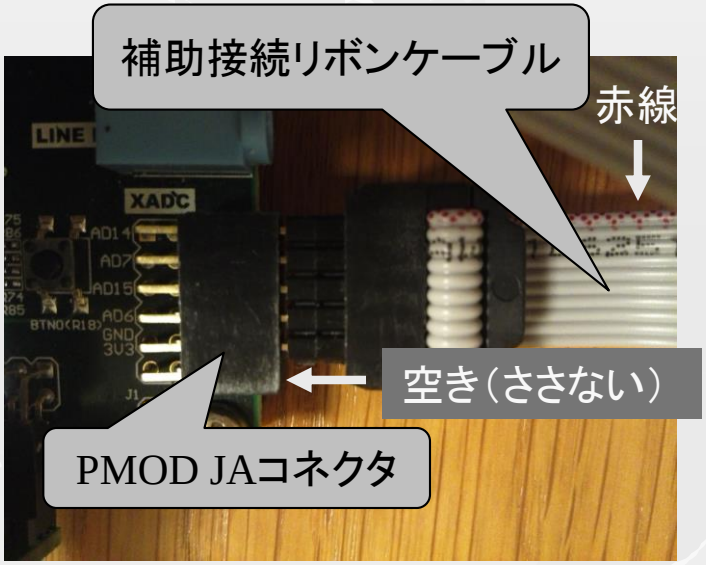
ボードセットアップ（真上）
- Zybo



Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

イメージャモジュール接続
- Zybo

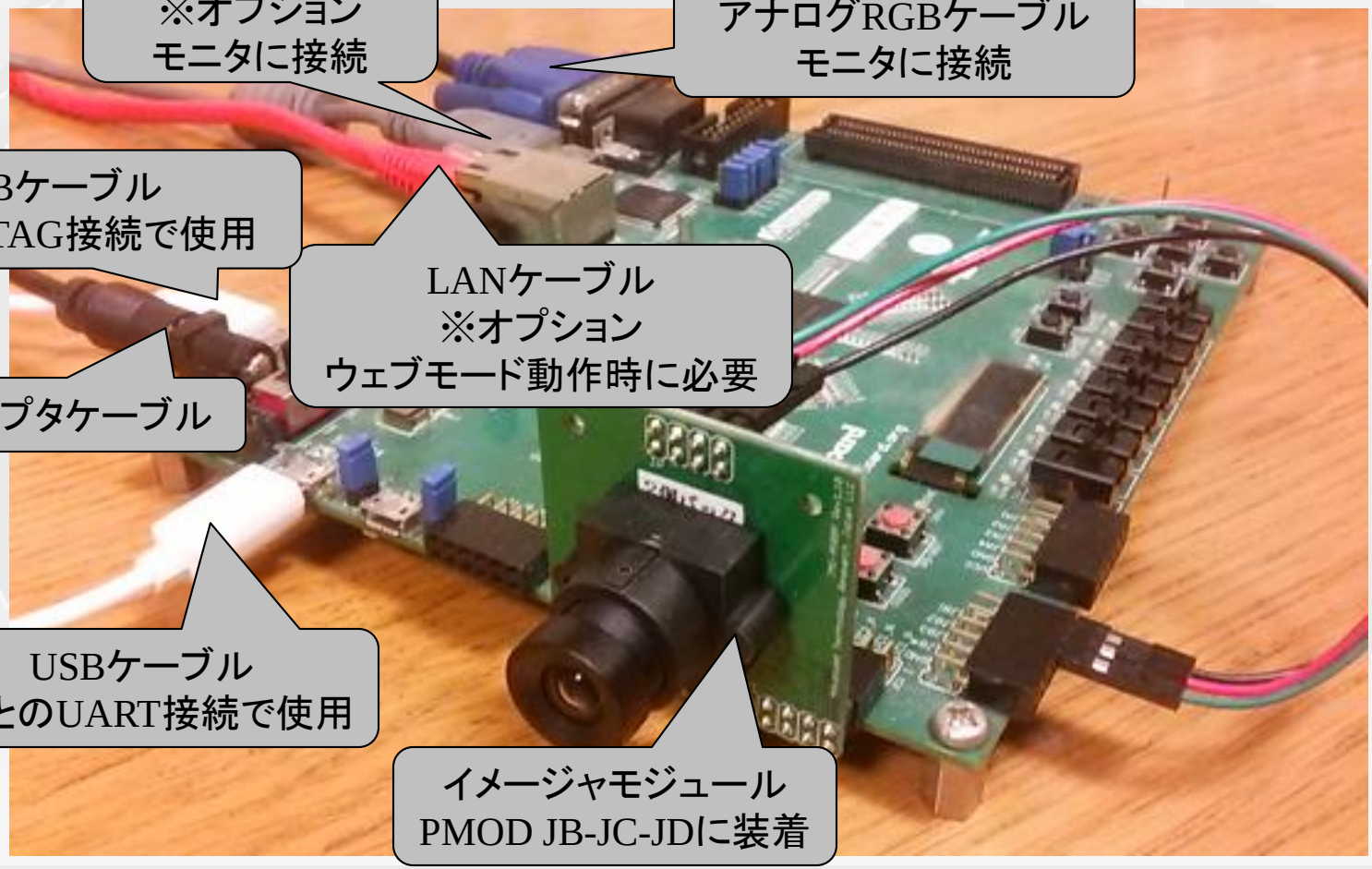




付属のリボンケーブルでPMOD-JAコネクタと接続

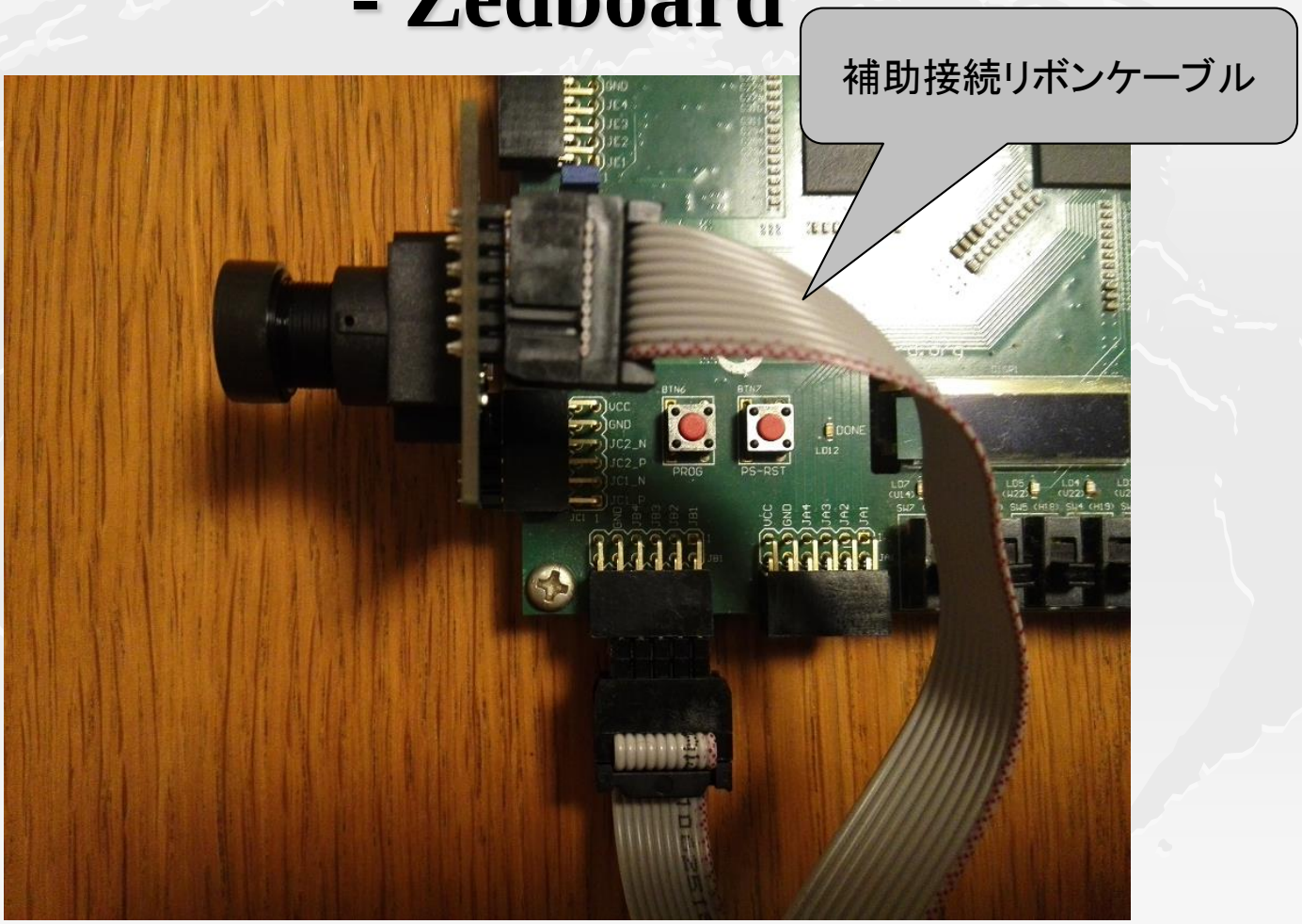
Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ボードセットアップ（正面）
- Zedboard



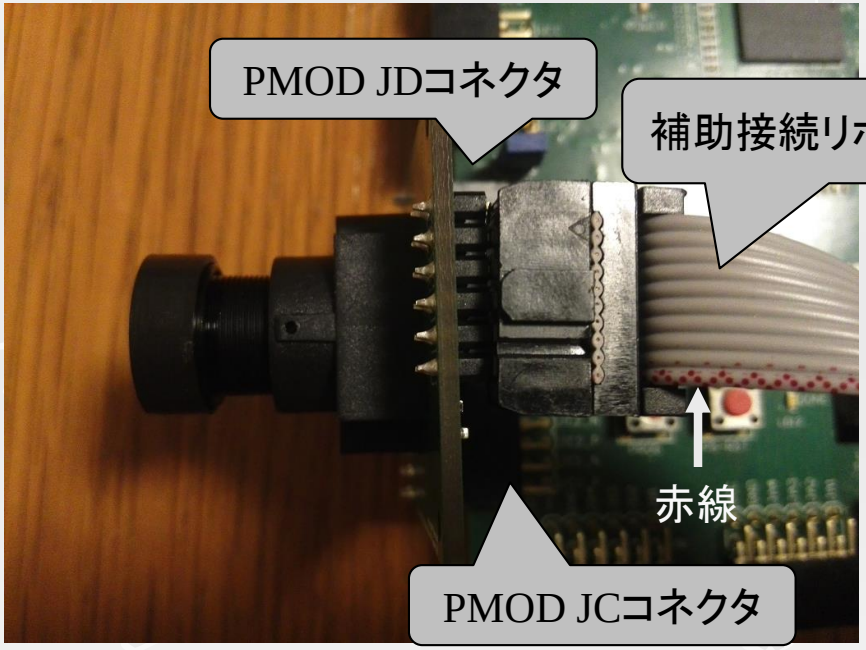
Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

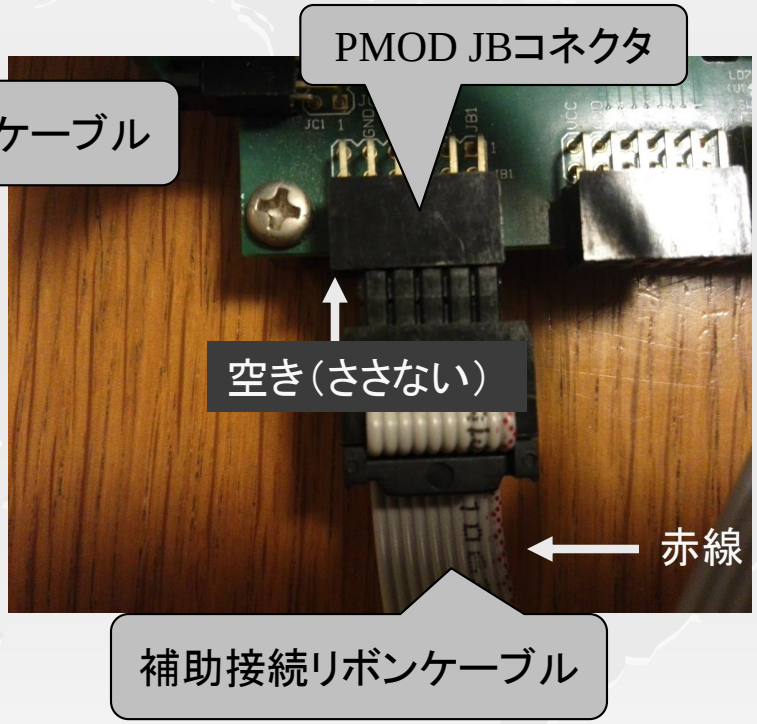
ボードセットアップ（真上）
- Zedboard



Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

イメージャモジュール接続
- Zedboard





付属のリボンケーブルでPMOD-JAコネクタと接続

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

システム起動手順（SDブート）

- 各種ケーブルをボードに接続します
- リソースディスクのReady2Go/フォルダにあるファイル、ディレクトリをすべてそのままマイクロSDカードへコピーしてボードへ装着します
- ボードのブートモードジャンパを‘SD’にセットします
- 起動時動作設定をして（次ページ参照）電源スイッチをオンします
- 数秒後にモニタへ取り込みイメージの表示が開始されます
  - PCでシリアルターミナル（ボードレート設定115200Kbps）※を起動すると各種出力メッセージをみることができます
  - ※注　ボード電源オンにする前にターミナルを起動するとPCのUSB-UARTドライバが認識されないことがあります

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

起動時動作設定

操作モード
スイッチ: OFF
ブラウザ: ON

表示解像度
1080P: OFF, OFF
720P: OFF, ON
SXGA: ON, OFF
XGA: ON, ON

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

操作方法
- スイッチモード

縦縞フレームオン・オフ

ゲインアップ

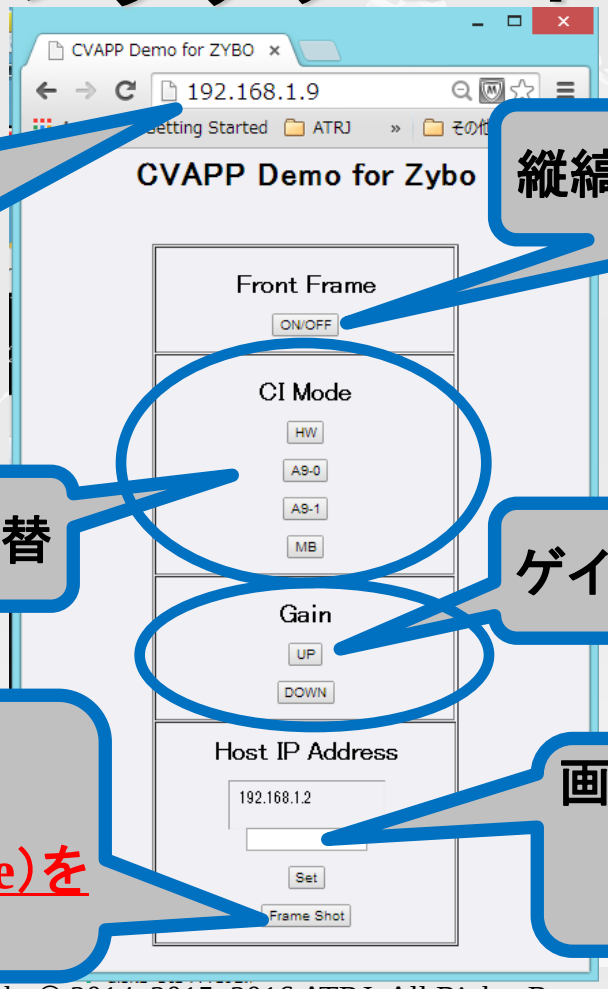
ゲインダウン

色補間処理切替（動作中可）

ハード: OFF OFF OFF
A9-0: OFF OFF ON
A9-1: OFF ON ON
MB : ON OFF ON

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

操作方法
- ブラウザモード



ターゲットボードの
IPアドレスを入力して接続
※非DCHP環境では
192.168.1.10

縦縞フレームオン・オフ

色補間処理切替

ゲインアップ・ダウン

取り込み画像を転送
※ホストPCで
専用受信アプリ（recvimage）を
起動しておく必要あり

画像転送先ホストPCの
IPアドレスを入力
※「Set」で設定

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

操作方法
- イメージデータ受信

- リソースディスクのUtilフォルダをPCの適当なドライブ・ディレクトリへコピーします
- PCのIPアドレスを確認して、前ページブラウザ画面でセットします
  - Host IP Addressの入力フィールドに入力して「Setup」ボタンを押す
- Utilフォルダにあるa500p.batを実行します
- ブラウザ画面の「Frame Shot」ボタンを押すと1フレーム分のイメージデータがネットワークで転送されCVAPPxxxx.bmpというビットマップファイルに保存されます
  - システム起動時よりxxxxは0000から自動インクリメント
  - 受信アプリは都度起動する必要なし

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

主要デザインファイル・フォルダ

- Design/zyboまたはzed/hw/top.xpr　Vivadoプロジェクトファイル
- Design/zyboまたはzed/sw　XSDKワークスペース
  - MYCAM　イメージ入出力アプリケーションプロジェクト

※注　デモブートイメージからネットワーク転送機能等を削除したイメージ入力・ビデオ出力処理のみに特化したデザインになります。
表示解像度はFULL HD（1080P）です。
デモブートイメージのすべての機能に対応したデザインファイルが必要な場合は別途デザインキットの購入をご検討ください。

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

システム起動手順（JTAG経由）

- 各種ケーブルをボードに接続します
- ボードのブートモードジャンパを ‘JTAG’ にセットして電源スイッチをオンにします
- Xilinx SDKを起動しDesgn/top.swフォルダをワークスペースに指定します
- 「Xilinx Tools」⇒「Program FPGA」でビットファイルを書込みます
- 「Run」⇒「Run History」でCVAPP releaseを実行します
- 数秒後にモニタへ取り込みイメージの表示が開始されます
  - PCでシリアルターミナル（ボードレート設定115200Kbps）※を起動すると各種出力メッセージをみることができます
  - ※注　ボード電源オンにする前にターミナルを起動するとPCのUSB-UARTドライバが認識されません

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

各種サポートサービスのご紹介

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ATRJ 直伝！セミナーシリーズ（1）

- ‘俺用’マイコン開発スタットアップ
  - 設計環境の構築
    - インストール＆各種設定
    - ツールの効率的な使用方法
  - IPベースでのカスタムマイコン開発技法
    - 機能ブロックの組込
    - ソフトウェアプロジェクトの作成
    - FPGAへの設計データのダウンロード

- プラットフォーム構築編
  - カスタムIPを使用したより複雑なシステムの設計
    - イメージセンサ入力からモニター出力まで
  - 高位合成ツール（Vivado HLS）適用の基礎体験
    - MPUで実行したCコードをそのままハード（RTL）化
    - 基本的なツールフローの習得

Copyright © 2013-2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ATRJ 直伝！セミナーシリーズ（2）

- 画像フィルタ設計編
  - 高性能データパス設計手法
    - 高速動作、リソース削減、ハードマクロの応用
  - 高度な高位合成ツール（Vivado HLS）の適用ノウハウ
    - 生成RTLの最適化、バスインターフェース生成
    - HDLとの混在利用

- アプリケーション拡張編
  - RTOSの実装
    - マルチタスク処理化
  - ネットワーク対応（システム制御、データ転送）
    - TCP/IPの利用、簡易ウェブサーバーの実装

Agility To Reality

Copyright © 2013-2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ATRJ 直伝！セミナーシリーズ（3）

- 外部インターフェース（カメラリンク送信、受信）追加編
  - カメラリンク規格基礎
    - 信号タイミング、フォーマット、物理仕様
  - 高速シリアル伝送用IOリソースの適用ノウハウ
    - SerDes, PLL, Delay, IOBUF
  - カスタムHDLデザインのIPパッケージ化手法
    - Vivado IPカタログへの追加

- カスタムボード開発
  - 電源部品とその回路設計注意点
  - 差動伝送路の基本
  - 基板（メーカー）の選び方
  - 回路・パターン設計実習

Copyright © 2013-2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ATRJ 外伝！セミナーシリーズ

- **楽々WindowsからLinuxホストへの移行**
  - 旧PCの有効活用
    - 確実なインストール&管理方法
    - Windowsライクなデスクトップ環境の
    - Windowsアプリの実行方法
  - より快適な設計環境構築
    - Linux版Vivadoツールのインストール＆セットアップ
    - 必要な特殊（JTAG関係）対応のポイント

Copyright © 2013-2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ザイリンクス社トレーニングのご紹介 – もっとツール・デバイスを知りたい方へ

- 今すぐ設計をスタートするために必要な知識が身につくハンズオンコースを提供
  - さまざまな分野をカバー
    - ツールフロー、コネクティビティ、デジタル信号処理、エンベデッド
    - 初心者から熟練者まで
  - 生産性向上・プロジェクトリスク低減
  - 認定された開発経験豊かなエキスパートによる指導
- 定期的に開催
  - 場所：ザイリンクス株式会社およびトレーニングパートナー各社
  - オンサイトプライベート対応・カスタム対応も応相談
- TC（トレーニングクレジット）で受講可能

詳細は http://japan.xilinx.com/training/index.htm をご覧ください

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます

ATRJプロジェクトサービスのご紹介

- FPGAベースでの組込みシステム開発をワンストップで支援
  - ボード設計、ロジック設計、ソフトウェア実装（Non-OS or Linux）、・・・
  - プロジェクト初期段階から基本仕様検討・開発環境構築等もサポート
- 低リスク・低コスト
  - 蓄積された有用な設計資産（内製IP）・資料・ノウハウを適用
  - エキスパートによる木目細かな対応・フォローアップ
  - 1Dayプロジェクトから承ります
- ノウハウの習得・スキルアップが同時に可能
  - 要所要所オンサイトでのコンサルティングを実施
  - 業務成果をベースとしたカスタムトレーニングの作成

お問い合わせはinfo@atrjp.comまで

Copyright © 2014, 2015, 2016 ATRJ All Rights Reserved
複製・転用・再配布を禁じます